# This Page Is Inserted by IFW Operations and is not a part of the Official Record

### **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

### IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

#### PACKAGE OF INTEGRATED CIRCUIT

Patent Number:

JP59227143

Publication date:

1984-12-20

Inventor(s):

NISHIKAWA SEIICHI

Applicant(s)::

DAINIPPON INSATSU KK

Requested Patent:

☐ JP59227143

Application Number: JP19830101317 19830607

Priority Number(s):

IPC Classification: H01L23/12; H01L23/28; H01L23/48

EC Classification: Equivalents:

#### **Abstract**

PURPOSE:To contrive improvement of the mounting density by arranging the lead part of the lead frame on either of the top surface or the bottom surface of the resin sealed body.

CONSTITUTION: The leads 2b are arranged so as to surround a dhip bonding part 2a located in the center of the lead frame and one of the leads is formed to be connected to said bonding part 2a. In the center of each lead 2b, a terminal 2c projects vertically to the plane of the frame. After resin sealing 3, the terminal is exposed out of the resin surface and cut by the line CL thereby completing the operation. The exposed part of the lead is subjected to Au gilding or two-layer gilding of Ni and Au and the lead frame and the IC chip are connected by wire interconnection or gang interconnection. This constitution offers the IC suitable for incorporation of IC card especially. By using the projecting shape of the lead 2b, reinforcement of prevention of detachment and the device having high mounting density can be obtained.

Data supplied from the esp@cenet database - 12

#### 19 日本国特許庁 (JP)

**多特許出願公開** 

### ②公開特許公報(A)

昭59-227143

filnt. Cl.3
H 01 L 23/12

識別記号

厅内整理番号 7357—5F ❸公開 昭和59年(1984)12月20日

23/28 23/48

7738—5 F 7357—5 F

発明の数 1 審査請求 未請求

(全 6 頁)

#### **営集積回路パッケージ**

②特

顧 昭58-101317

②出 願 昭58(1983)6月7日

⑦発 明 者 西川誠一

小金井市賃井北町2-15-12

①出 願 人 大日本印刷株式会社

東京都新宿区市谷加賀町1丁目

12番地

四代 理 人 弁理士 猪股清

外3名

#### 明紀書の小型(内容に変更をし) 明 雄 幸

#### 1. 発明の名称 集積回路パッケージ

#### 2. 存許請求の範囲・

- 1. リードフレームのリード部にICテップが接 残された上で樹脂モールドが施され、次いで前 記リードフレームの不要悪分が切断されること により減成される無表面的において、前記リー ドフレームのリード部を樹脂モールドの表面に 気出させたことを特象とする無数面的。
- 2. 特許請求の範囲第1項記載の集表回答において、前記リード算出部分は全メッキ層で被われてなる集製図路。
- 3. 特許請求の範囲第1項記載の集教団略において、前記リード集出部分はエッケルメッキ層および全メッキ層の2層メッキ層で被われてなる集教団的。
- 4. 毎許請求の範囲第1項記載の集款回路において、前記リードフレームと前記1Cテップとは

リイヤポンディングにより装建されてなる集積 関係。

5. 特許請求の範囲第1項記載の集款回路において、前記リードフレームと前記ICテップとは ポヤンタボンデイングにより接続されてなる集 款回路。

#### 3. 発明の許確な説明

本元明は集設四島メッケージに関する。

近年電子回路の代名詞的存在となった無限回路 は、単級体表子等により構成されたICテップ、 このICテップの菓子を外部に接続するため及び 集装回路を接続的に支持するためのリード、なら びにICテップの對止およびICテップとリード との接続部分の對止、さらに無限回路会体のハウ ジングとしてのペッケージからなっている。

このパッケージには複貨タイプのものとモラミッタタイプのものがあり、まず複貨タイプのものがあり、はず複貨タイプのものは第1回または第2回に示すような構造となつている。第1回(a)、(b)のものはデニアルインライン

パッケージ(DIP)と呼ばれ、このデップになり ードフレーム2上に設定してこのデップの選子と リードフレーム2のリードとをワイヤメンディン グした上でICデップ1およびICデップ1とリ ードとの接限部分を関節モールド3により對止し てなる。また第2回のものはフラットパンケージ と呼ばれ、リードフレーム2のリードが平面内に 引き出されている。

一万セラミックタイプのものに貫る区(a)、(b)に 示すように、1 C ナップ1 をセラミック基板 4 上 に設定して1 C ナップ1 の囃子をセラミック基板 4 の関係に設けたメタライズ気板5 にワイヤメン デイングし蓋6 を被せてなるものである。

これら復産タイプおよびセラミンクタイプの集 鉄回路はそれぞれ一長一低があるが、コスト的に 見た場合には使脂タイプのものが遅かに利用し易 い

しかしながら、樹脂タイプのものはリードが集 表回路の貫方に出るため、いくつかの集表回路を 所定面領域内に並産しようとする場合に実験密度 が上げられないという欠点がある。

本発明は上述の点を考慮してなるれたもので、 リードを頂面、近面の少くとも一方に設けてなる 街路モールド型典数医的 パンケージを提出するも のである。

以下無4 図乃至無11 図を参照して本発明を実施例につき説明する。

第4面は本発明の集積回路に用いるリードフレームの一例を平面形状で示したものであり、中央部に1でチップ1を設置するための1でチップマウント部2aが設けられ、このマウント部2aを取断している。リード2bの1つはマウント部2aに逃離されている。そして、各リード2bの中央部には雅子2cが設けられている。この指子2cはリードフレーム2の平面に対し書面方向に乗出していて、伝統指モールド3が第された状態で供服表面から採出するようになつている。

そして切断級CLで切断されることにより1つの集積回路が出来上る。

第5回(a)、(b)は本発明に係る集積固格 パンケージの外級形状を示したもので、同回(a)はリード 2 b の指版モールド偶方への交出成分を切断したもの、同回(b)は減当の長さだけリード 2 b を示している。これらは何れも外部回転等との接続を主として囃子 2 e により行うからリード 2 b の長さはせいぜい無数関節を配定するために必要な悪度でよく、また固定を接着等の他の手数によって行うことにより集積配路の実施密度を向上し持る。なお、リード 2 b を集積間路の固定に利用すれば剝客防止効果が得られる。

無6回(a)。(b)。(e)は無4回のリードフレームを用いて構成した本発明に係る集教回路の偶断面形状を示したもので、同配(a)は推子でが複解を一ペド3の樹脂表面から突出した何、同图(b)は維子でが樹脂表面と同一面をなす場合、同图(e)は维子でが樹脂表面より度んでいる場合をそれぞれ示している。各場合とも無子2~の表面には金メッキ等を施しておくことが好ましい。

これら名 場合とも1Cテンプ1はリードフレー

4.2 に対し帽子2 €と反対側に致けてある。これは、IC テップ1を強子2 €と同一例に設けた場合、帽子2 €の突出寸注をIC テップ1の高さよりも大としなければならず、それにはリードの表示したがつてマワント部2 €をリーとのである。したがつてマワント部2 €をリードであるのしたがつてマワント部2 €をリードであるがいに増子2 €をリードフレーム2とは別側に製作しリードフレーム2上に付着させる方法を仮るかければ、ICテンプ1と増子2 €とをリードフレーム2の同一例に配しても養実えない。

第7回(a)。(b)はリードフレーム2を折曲げ瓜形することにより増子2・を形成した場合の換積回路の側断面形状を示したもので、同凹(a)が増子2・の突出したいものを示している。

類 8 図(a)。(b)は上述のワイヤギンディングと具なり、 ギャング ギンディングにより 1 C テップ 1 とリード2 b とを接続してなる無常回路の例を示

#### 売売電59-227145 (3)

しており、マ文(4)の場合に本子でもがを服み上が いるの表別表面から発出した例、同路(6)の場合は 同一元をなす例である。展示しないが第6路(6)の 例のように増子ともが市野表面より使んだものも 勿論可能である。

据9 図(a)、(b)はギャングボンデイングによる第7 図(a)、(b)に相当する構造の側断面形状を示したものであり、1 C テップ 1 が同様リード 2 b に接続される外は第7 図と同様である。

第10回(a)、(b)に無9回(a)、(b)の美雅回格の平面 形状を示したもので、リード26の1Cテンプ1 等りの無限は1Cテンプ1の属子に位置合わせで きるように無額同士が最近し且つ尖つており、 1Cテンプ1の属子に直接異僚される。そしてリード26のパンケージから突出した配分は短く成 形されている。

第1) 図(a)、(b)は上述の無限回答をICカードナ たわちプラステックカードに無限回路を超込んだ もので、例えば銀行の自動支払機等において使用 されるものに超込んだ例を示している。上述の集 理回路10はプラスナックカードの発電所足領域 に同変(a)に示すように配される。そして視込構造 を原面で示したCが高度(b)であり、各種値路10は 接着例等によりカードのの一方のオーバーレイも に固着される。カードのは一対のモンメチーコでは、 4が貼り合わせたもの又は一枚のモンメチーコでは、 一対のオーバーレイも、5が貼着されてなり、モンチーコではとオーバーレイもとの助にの助が旅されている。カードのの会域みは0.6~0.8 まであり、美数値路10はそれよりも耐く割作できるから、カードのの質と集積値路10の面を削一面とすることは容易である。

このカードは所定のカード処理機に投入される と場子2 cを介してカード処理機と英原原格との 間での信号接受が行われ、カード処理される。

本発明は上述のように、集積形料の頂面の作品 子を有するようにしたため、時に10カード組込みに適した集積回路が得られる。そして、この 10カードの組込み時にはリード2トが飛折回路 創御から突出したものを用いれば網絡助止のため

の補強が行われる。またカード以外に適用しても 集積回路の実装密度を向上することができる。

#### 4. 図面の簡単な説明

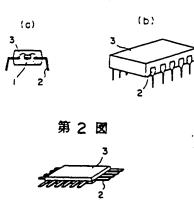
第1回(a)。(b)および記2回は従来の街路タイプ 表釈回略の将造説明図、第3回(a)。(b)は同じくモ ラミンクタイプ集製団路の構造説別閣、餌4区は 本発射に係る条款回路製作に用いるエッチングで 塩子を設けたリードフレームの一例を示す平面図。 第5回(a)。(b)は本発明に係る集務団路の外御形状 を示す図、第6回(a),(b),(c)は無4回のリードフ レームを用いて耕取した集兼回路の断面構造を示 ナ四、第7配(a)。(b)は折曲げにより指子を形成し たりードフレームによる無象回路の断弦検迫を示 | 寸図、祭8回(a) , (b)および祭9回(a) , (a)はギャン ダギンデインダによる熱敵回路の断面構造を示す 例、無10億(a)。(b)はギャンタポンディンタによる 集教副島の平面構造を示す図、第13 図(a)。(a)は本 発明に係る典数回路をICカードに適用した場合 の奴男際である。

1 … I C ナップ、2 … リードフレーム、2 a … I C ナップマウント部、2 b … リード、2 c … 菓子、3 … 転換モールド、4 … セラミック系収、5 … メ メライズ電標、6 … 優、10 … 株形回転、25 … カード。

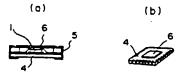
出版人代理人 指 股 情

## 図書の作者(所管に変更なし)

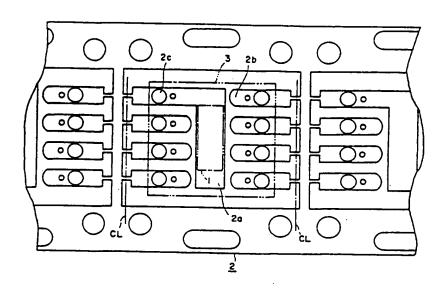
第1図



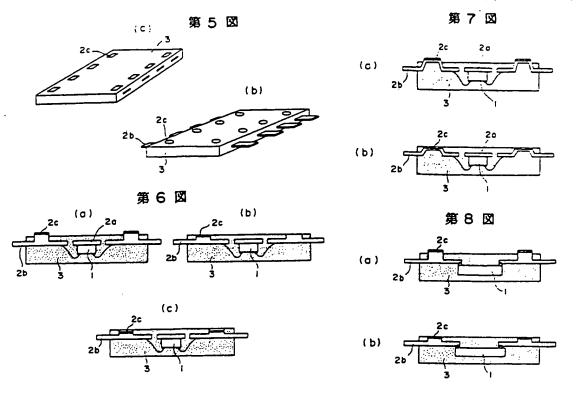
第3図

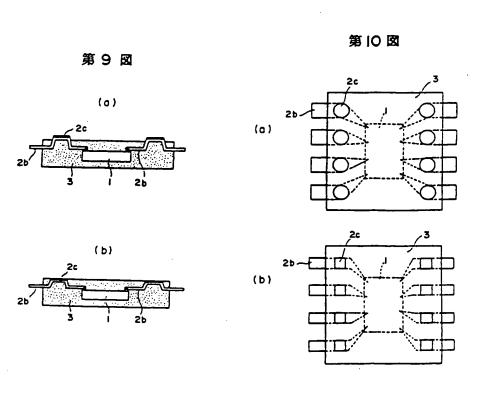


第 4 図

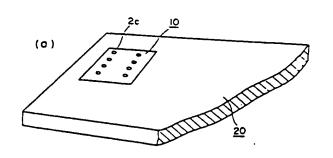


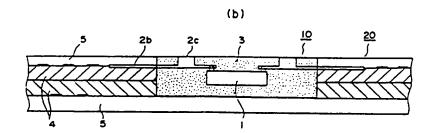
#### 表表写55-2277437(5)





第二図





手 続 補 正 書

**毛和 58 年 7 月 7** 日

特許庁長官 岩 參 和 失 服

1. 事件の表示

昭和68年 等 許 康 第101317号

2. 発明の名称

·無税回路パフケージ

3. 雑正をする者

事件との関係 特許出版人

(289)大日本印刷技式会社

4. 代理人 (無使等于100)

(毎使き年 100) 京京都千代部区大の内三丁首 2巻 3 年 (電路 京京(231) 232 1 大代紙)

[士 第 及

MERCE

5. MTAAAAA

(9.20 m) A D)

7. 推正の対象

発達をおよび配置

8. 雑正の内容

明確容分よび国面の弁字(内字に安更なし)